

**PATENT APPLICATION**

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of

Takashi MIYAZAWA

Application No.: 10/670,346

Filed: September 26, 2003

Docket No.: 117333

For: ELECTRONIC CIRCUIT, METHOD OF DRIVING ELECTRONIC CIRCUIT, ELECTRONIC DEVICE, ELECTRO-OPTICAL DEVICE, METHOD OF DRIVING ELECTRO-OPTICAL DEVICE, AND ELECTRONIC APPARATUS



**CLAIM FOR PRIORITY**

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

The benefit of the filing dates of the following prior foreign applications filed in the following foreign country(ies) is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

Japanese Patent Application No. 2002-291145, filed October 3, 2002; and

Japanese Patent Application No. 2003-315583, filed September 8, 2003.

In support of this claim, certified copies of said original foreign applications:

  X   are filed herewith.

           were filed on          in Parent Application No.          filed         .

           will be filed at a later date.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of these documents.

Respectfully submitted,

James A. Oliff  
Registration No. 27,075

Eric D. Morehouse  
Registration No. 38,565

JAO:EDM/gam

Date: October 10, 2003

**OLIFF & BERRIDGE, PLC**  
**P.O. Box 19928**  
**Alexandria, Virginia 22320**  
**Telephone: (703) 836-6400**

<p><b>DEPOSIT ACCOUNT USE AUTHORIZATION</b> Please grant any extension necessary for entry; Charge any fee due to our Deposit Account No. 15-0461</p>
---

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 2 年 1 0 月    3 日  
Date of Application:

出 願 番 号                      特 願 2 0 0 2 - 2 9 1 1 4 5  
Application Number:  
[ST. 10/C] :                      [ J P 2 0 0 2 - 2 9 1 1 4 5 ]

出      願      人                      セイコーエプソン株式会社  
Applicant(s):

2 0 0 3 年    9 月 2 5 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号    出証特 2 0 0 3 - 3 0 7 8 8 4 8

【書類名】 特許願

【整理番号】 J0092217

【提出日】 平成14年10月 3日

【あて先】 特許庁長官殿

【国際特許分類】 G09F 9/30  
H05B 33/04

【発明者】

【住所又は居所】 長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内

【氏名】 宮澤 貴士

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100095728

【弁理士】

【氏名又は名称】 上柳 雅誉

【連絡先】 0 2 6 6 - 5 2 - 3 1 3 9

【選任した代理人】

【識別番号】 100107076

【弁理士】

【氏名又は名称】 藤網 英吉

【選任した代理人】

【識別番号】 100107261

【弁理士】

【氏名又は名称】 須澤 修

【手数料の表示】

【予納台帳番号】 013044

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0109826

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子回路、電子回路の駆動方法、電子装置、電気光学装置、電気光学装置の駆動方法及び電子機器

【特許請求の範囲】

【請求項 1】 第 1 の端子と第 2 の端子と第 1 の制御用端子とを備えた第 1 のトランジスタと、

第 3 の端子と第 4 の端子とを備え、前記第 3 の端子が前記第 1 の端子に接続された第 2 のトランジスタと、

第 5 の端子と第 6 の端子とを備え、前記第 5 の端子が前記第 1 の端子に接続された電子素子と、

前記第 1 の端子と前記第 1 の制御用端子との電氣的接続を制御する第 3 のトランジスタと、を含む単位回路を複数有し、

前記第 6 の端子は複数の電位に設定可能であるか、または、所定電位に電氣的に接続可能であるとともに前記所定電位から電氣的に切断されることが可能となっていることを特徴とする電子回路。

【請求項 2】 第 1 の端子と第 2 の端子と第 1 の制御用端子とを備えた第 1 のトランジスタと、

第 3 の端子と第 4 の端子とを備え、前記第 3 の端子が前記第 1 の端子に接続された第 2 のトランジスタと、

第 5 の端子と第 6 の端子とを備え、前記第 5 の端子が前記第 1 の端子に接続された電子素子と、

前記第 1 の端子と前記第 1 の制御用端子との電氣的接続を制御する第 3 のトランジスタと、を含む単位回路を複数有し、

前記第 6 の端子は電位制御線に接続され、前記電位制御線を複数の電位に設定する、あるいは、前記電位制御線と所定電位との電氣的接続及び電氣的切断を制御する制御回路を備えていることを特徴とする電子回路。

【請求項 3】 請求項 1 または 2 に記載の電子回路において、

前記単位回路の各々に含まれるトランジスタは、前記第 1 のトランジスタ、前記第 2 のトランジスタ及び前記第 3 のトランジスタのみであることを特徴とする

電子回路。

【請求項 4】 請求項 1 乃至 3 のいずれか 1 つに記載の電子回路において、前記第 1 の制御用端子には容量素子が接続されていることを特徴とする電子回路。

【請求項 5】 請求項 1 乃至 4 のいずれか 1 つに記載の電子回路において、前記制御回路は、第 9 の端子と第 10 の端子とを備えた第 4 のトランジスタであり、

前記第 9 の端子は前記電位制御線を介して前記第 6 の端子に接続されるとともに、前記第 10 の端子は前記複数の電位、または、前記所定電位を供給する供給線に接続されていることを特徴とする電子回路。

【請求項 6】 請求項 1 乃至 5 のいずれか 1 つに記載の電子回路において、前記電子素子は電流駆動素子であることを特徴とする電子回路。

【請求項 7】 電子素子と、

第 1 の端子と第 2 の端子と制御用端子とを備え、前記第 1 の端子が前記電子素子の一端に接続され、前記電子素子に供給する電流レベルを導通状態によって制御する第 1 のトランジスタと、

前記第 1 のトランジスタに接続された第 2 のトランジスタと、

前記電子素子の他端に接続された制御回路であって、前記第 1 のトランジスタ及び前記第 2 のトランジスタを含む第 1 の電流経路に電流が流れる期間は前記電子素子に流れないようにし、前記第 2 のトランジスタがオフされた状態において、前記第 1 のトランジスタ及び前記電子素子を含む第 2 の電流経路に電流を流すように制御する制御回路とを含むことを特徴とする電子回路。

【請求項 8】 請求項 7 に記載の電子回路において、

前記制御用端子に接続され、前記第 1 の電流経路に流れる電流の電流レベルに応じた電荷量を保持する容量素子をさらに含むことを特徴とする電子回路。

【請求項 9】 電子素子と、

第 1 の端子と第 2 の端子と制御用端子とを備え、前記第 1 の端子が前記電子素子に接続された第 1 のトランジスタと、

前記制御用端子に接続された容量素子と、  
前記第 1 の端子に接続された第 2 のトランジスタと  
を含む電子回路の駆動方法であって、  
前記電子素子の他端の電位を同電子素子に電流が流れないような電位に設定するとともに、少なくとも前記第 1 のトランジスタ及び前記第 2 のトランジスタを含む第 1 の電流経路に電流を供給して、前記第 1 の電流経路を通過する電流の電流レベルに応じた電荷量を前記容量素子に蓄積するステップと、  
前記電子素子の他端の電位を同電子素子に電流が流れるような電位に設定するとともに、前記電子素子に前記電荷量に応じた電流レベルの電流を供給するステップと  
を含むことを特徴とする電子回路の駆動方法。

【請求項 10】 複数の第 1 の信号線と、複数の第 2 の線と、複数の単位回路と、を備えた電子装置であって、

前記複数の単位回路の各々は、

第 1 の電極と第 2 の電極とを備え、前記第 1 の電極と前記第 2 の電極の間に流れる電流の電流レベルに応じて駆動する電子素子と、

前記第 1 の電極に接続され、前記電流レベルを導通状態によって制御する第 1 のトランジスタと、

前記第 1 のトランジスタと接続するとともに、前記複数の第 1 の信号線のうち 1 つの第 1 の信号線から供給される制御信号に応じてオン状態となることにより、前記複数の第 2 の信号線のうち一つの第 2 の信号線と前記第 1 のトランジスタとを電氣的に接続する第 2 のトランジスタと、

前記第 1 の信号線から供給される電流信号に応じた電荷量を保持し、前記第 1 のトランジスタの導通状態を決定する容量素子と  
を含み、

少なくとも前記第 2 のトランジスタがオン状態である期間は、前記第 2 の電極の電位は前記電子素子に電流が流れないように設定されるか、あるいは、前記第 2 の電極は電源電位から電氣的に切り離されることを特徴とする電子装置。

【請求項 11】 複数の走査線と、複数のデータ線と、複数の単位回路と、

複数の電源線と、を含む電気光学装置であって、

前記複数の単位回路の各々は、

第 1 の端子と第 2 の端子と第 1 の制御用端子とを備え、前記第 2 の端子が前記複数の電源線のうちの 1 つの電源線に接続された第 1 のトランジスタと、

第 3 の端子と第 4 の端子と第 2 の制御用端子とを備え、前記第 3 の端子が前記第 1 の端子に接続され、前記第 4 の端子が前記複数のデータ線のうちの 1 つデータ線に接続され、前記第 2 の制御用端子が前記複数の走査線のうち 1 つ走査線に接続された第 2 のトランジスタと、

第 5 の端子と第 6 の端子とを備え、前記第 5 の端子が前記第 1 の端子に接続された電気光学素子と、

第 7 の端子と第 8 の端子とを備え、前記第 7 の端子が前記第 1 の制御用端子に接続された容量素子と、

前記第 1 の端子と前記第 1 の制御用端子との電氣的接続を制御する第 3 のトランジスタと、

前記第 6 の端子と共に前記複数の単位回路の他の単位回路の前記第 6 の端子と接続された電位制御線と、

前記電位制御線を複数の電位に設定する、あるいは、前記電位制御線と所定電位との電氣的接続及び電氣的切断を制御する制御回路とを備えた電気光学装置。

【請求項 12】 請求項 11 に記載の電気光学装置において、

前記単位回路の各々に含まれるトランジスタは、前記第 1 のトランジスタ、前記第 2 のトランジスタ及び前記第 3 のトランジスタのみであることを特徴とする電気光学装置。

【請求項 13】 請求項 11 又は 12 に記載の電気光学装置において、

前記制御回路は、第 9 の端子と第 10 の端子とを備えた第 4 のトランジスタであり、

前記第 9 の端子は前記電位制御線を介して前記第 6 の端子に接続されるとともに、前記第 10 の端子は前記複数の電位、または、前記所定電位を供給する供給線に接続されていることを特徴とする電気光学装置。



【請求項 14】 請求項 11 乃至 13 のいずれか 1 つに記載の電気光学装置において、

前記電気光学素子は発光層が有機材料で構成された EL 素子であることを特徴とする電気光学装置。

【請求項 15】 請求項 11 乃至 14 のいずれか 1 つに記載の電気光学装置において、

前記複数の走査線のうち一つの走査線に沿って、同色の電気光学素子が配置されるようにしたことを特徴とする電気光学装置。

【請求項 16】 複数のデータ線と、複数の走査線と、複数の単位回路と、を含み、

前記複数の単位回路の各々は、

第 1 の電極と第 2 の電極との間の電位差に応じて光学機能を発現する電気光学素子と、

第 1 の端子と第 2 の端子と第 1 の制御用端子とを備え、前記第 1 の端子が前記第 1 の電極に接続された第 1 のトランジスタと、

前記第 1 の制御用端子に接続された容量素子と、

第 3 の端子と第 4 の端子と第 2 の制御用端子とを備え、前記第 3 の端子が前記第 1 の端子に接続され、前記第 4 の端子が前記複数のデータ線のうちの 1 つデータ線に接続され、前記第 2 の制御用端子が前記複数の走査線のうち 1 つ走査線に接続された第 2 のトランジスタと、

を備えている電気光学装置の駆動方法であって、

前記第 2 の電極の電位は、前記電気光学素子が光学機能を発現しない電位に設定するとともに、前記第 2 の制御用端子に前記複数の走査線のうちの一つの走査線を介して走査信号を供給して前記第 2 のトランジスタをオン状態にして、前記一つのデータ線から前記第 2 のトランジスタを介して前記第 1 のトランジスタに電流として供給されるデータ信号を供給し、前記データ信号に応じた電荷量を前記容量素子に蓄積する第 1 のステップと、

前記走査線を介して前記第 2 の制御用端子に走査信号を供給して前記第 2 のトランジスタをオフ状態にするとともに、前記第 2 の電極の電位を前記電気光学素

子が光学機能を発現する電位に設定して、前記容量素子に蓄積された前記電荷量に応じて設定された前記第1のトランジスタの導通状態に応じた電圧レベルの電圧または電流レベルの電流を前記第1の電極を介して前記電気光学素子に供給する第2のステップと

を含むことを特徴とする電気光学装置の駆動方法。

【請求項17】 請求項16に記載の電気光学装置の駆動方法において、

前記複数の単位回路の各々は、前記第1の端子と前記第1の制御用端子との電氣的接続及び電氣的切断を制御する第3のトランジスタをさらに含み、

前記第1のステップを行っている期間の少なくとも一部の期間において、前記第1の端子と前記第1の制御用端子とを前記第3のトランジスタをオン状態にすることにより電氣的に接続し、

前記第2のステップを行っている期間の少なくとも一部の期間において、前記第1の端子と前記第1の制御用端子とを前記第3のトランジスタをオフ状態とすることにより電氣的に切り離すことを特徴とする電気光学装置の駆動方法。

【請求項18】 請求項16又は17に記載の電気光学装置の駆動方法において、

前記電気光学素子は、有機EL素子であることを特徴とする電気光学装置の駆動方法。

【請求項19】 請求項1乃至8のいずれか1つに記載の電子回路を実装したことを特徴とする電子機器。

【請求項20】 請求項11乃至15のいずれか1つに記載の電気光学装置を実装したことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子回路、電子回路の駆動方法、電子装置、電気光学装置、電気光学装置の駆動方法及び電子機器に関するものである。

【0002】

【従来の技術】

近年、有機EL素子は低電力で駆動することができる自発光素子であるので、低消費電力、高視野角、高コントラスト比の電気光学装置を実現することができると期待されている。

#### 【0003】

例えば、液晶素子、有機EL素子、電気泳動素子、電子放出素子等を備えた電気光学装置の駆動方式の一つに、アクティブマトリクス駆動方式がある。アクティブマトリクス駆動方式の電気光学装置は、その表示パネル部に複数の画素回路がマトリクス状に配置されており、それら各画素回路は、電気光学素子と、その電気光学素子に駆動電力を供給するための駆動用トランジスタとを備えている。

#### 【0004】

前記駆動用トランジスタは、画素回路毎にその閾値電圧などの特性にばらつきがあるため、同じ階調に対応するデータ信号が供給されても電気光学素子の輝度が各画素毎に異なってしまう場合がある。特に、前記駆動用トランジスタとして薄膜トランジスタを用いた場合は、その閾値電圧のばらつきが顕著となる。従って、画素回路には、この駆動用トランジスタの特性ばらつきを抑制するためのトランジスタが設けられている（特許文献1）。

#### 【0005】

##### 【特許文献1】

特開2001-147659号公報

#### 【0006】

##### 【発明が解決しようとする課題】

しかしながら、画素回路毎に前記駆動用トランジスタの特性ばらつきを抑制するためのトランジスタを設けると歩留まりが低下することに加えて、その分だけ画素回路の開口率が低減する。例えば、有機EL素子の場合、開口率が低減すると、相対的に開口率が低減した分だけ大きな電流を供給することが必要となるため電力消費量が大きくなり、且つ、有機EL素子の寿命が短くなる。

#### 【0007】

本発明は上記問題点を解決するためになされたものであって、その目的は、トランジスタの閾値電圧のばらつきを抑制しつつ使用するトランジスタの数を低減

することができる電子回路、電子回路の駆動方法、電子装置、電気光学装置、電気光学装置の駆動方法及び電子機器を提供することにある。

#### 【0008】

##### 【課題を解決するための手段】

本発明における電子回路は、第1の端子と第2の端子と第1の制御用端子とを備えた第1のトランジスタと、第3の端子と第4の端子とを備え、前記第3の端子が前記第1の端子に接続された第2のトランジスタと、第5の端子と第6の端子とを備え、前記第5の端子が前記第1の端子に接続された電子素子と、前記第1の端子と前記第1の制御用端子との電氣的接続を制御する第3のトランジスタと、を含む単位回路を複数有し、前記第6の端子は複数の電位に設定可能であるか、または、所定電位に電氣的に接続可能であるとともに前記所定電位から電氣的に切断されることが可能となっている。

#### 【0009】

これによれば、単位回路を構成するトランジスタの数を従来のものと比べて削減させることができる。

本発明における電子回路は、第1の端子と第2の端子と第1の制御用端子とを備えた第1のトランジスタと、第3の端子と第4の端子とを備え、前記第3の端子が前記第1の端子に接続された第2のトランジスタと、第5の端子と第6の端子とを備え、前記第5の端子が前記第1の端子に接続された電子素子と、前記第1の端子と前記第1の制御用端子との電氣的接続を制御する第3のトランジスタと、を含む単位回路を複数有し、前記第6の端子は電位制御線に接続され、前記電位制御線を複数の電位に設定する、あるいは、前記電位制御線と所定電位との電氣的接続及び電氣的切断を制御する制御回路を備えている。

#### 【0010】

これによれば、単位回路を構成するトランジスタの数を従来のものと比べて削減させることができる。

この電子回路において、前記単位回路の各々に含まれるトランジスタは、前記第1のトランジスタ、前記第2のトランジスタ及び前記第3のトランジスタのみであることが好ましい。

**【0011】**

これによれば、単位回路を構成するトランジスタの数を従来のものと比べて使用するトランジスタを1つ削減させることができる。

この電子回路において、前記第1の制御用端子には容量素子が接続されているもよい。

**【0012】**

これによれば、電子素子に流れる電流レベルを容量素子に蓄積された電荷量に応じて制御することができる。

この電子回路において、前記制御回路は、第9の端子と第10の端子とを備えた第4のトランジスタであり、前記第9の端子は前記電位制御線を介して前記第6の端子に接続されるとともに、前記第10の端子は前記複数の電位、または、前記所定電位を供給する供給線に接続されているもよい。

**【0013】**

これによれば、制御回路を容易に構成することができる。

この電子回路において、前記電子素子は電流駆動素子であってもよい。

これによれば、電流駆動素子を備えた単位回路を構成するトランジスタの数を削減することができる。

**【0014】**

本発明の電子回路は、電子素子と、第1の端子と第2の端子と制御用端子とを備え、前記第1の端子が前記電子素子の一端に接続され、前記電子素子に供給する電流レベルを導通状態によって制御する第1のトランジスタと、前記第1のトランジスタに接続された第2のトランジスタと、前記電子素子の他端に接続された制御回路であって、前記第1のトランジスタ及び前記第2のトランジスタを含む第1の電流経路に電流が流れる期間は前記電子素子に流れないようにし、前記第2のトランジスタがオフされた状態において、前記第1のトランジスタ及び前記電子素子を含む第2の電流経路に電流を流すように制御する制御回路とを含む。

**【0015】**

これによれば、単位回路を構成するトランジスタの数を削減することができる。

。

この電子回路において、前記制御用端子に接続され、前記第 1 の電流経路に流れる電流の電流レベルに応じた電荷量を保持する容量素子をさらに含んでもよい。

。

#### 【0016】

これによれば、単位回路を構成するトランジスタの数を削減することができる。

。

本発明の電子回路の駆動方法は、電子素子と、第 1 の端子と第 2 の端子と制御用端子とを備え、前記第 1 の端子が前記電子素子に接続された第 1 のトランジスタと、前記制御用端子に接続された容量素子と、前記第 1 の端子に接続された第 2 のトランジスタとを含む電子回路の駆動方法であって、前記電子素子の他端の電位を同電子素子に電流が流れないような電位に設定するとともに、少なくとも前記第 1 のトランジスタ及び前記第 2 のトランジスタを含む第 1 の電流経路に電流を供給して、前記第 1 の電流経路を通過する電流の電流レベルに応じた電荷量を前記容量素子に蓄積するステップと、前記電子素子の他端の電位を同電子素子に電流が流れるような電位に設定するとともに、前記電子素子に前記電荷量に応じた電流レベルの電流を供給するステップとを含む。

#### 【0017】

これによれば、単位回路を構成するトランジスタの数を削減することができる電子回路を駆動させることができる。

本発明の電子装置は、複数の第 1 の信号線と、複数の第 2 の線と、複数の単位回路と、を備えた電子装置であって、前記複数の単位回路の各々は、第 1 の電極と第 2 の電極とを備え、前記第 1 の電極と前記第 2 の電極の間に流れる電流の電流レベルに応じて駆動する電子素子と、前記第 1 の電極に接続され、前記電流レベルを導通状態によって制御する第 1 のトランジスタと、前記第 1 のトランジスタと接続するとともに、前記複数の第 1 の信号線のうち 1 つの第 1 の信号線から供給される制御信号に応じてオン状態となることにより、前記複数の第 2 の信号線のうち一つの第 2 の信号線と前記第 1 のトランジスタとを電氣的に接続する第 2 のトランジスタと、前記第 1 の信号線から供給される電流信号に応じた電荷量

を保持し、前記第1のトランジスタの導通状態を決定する容量素子とを含み、少なくとも前記第2のトランジスタがオン状態である期間は、前記第2の電極の電位は前記電子素子に電流が流れないように設定されるか、あるいは、前記第2の電極は電源電位から電氣的に切り離される。

#### 【0018】

これによれば、従来のものと比較して使用するトランジスタの数を削減した単位回路を複数備えた電子装置を提供することができる。

本発明の電気光学装置は、複数の走査線と、複数のデータ線と、複数の単位回路と、複数の電源線と、を含む電気光学装置であって、前記複数の単位回路の各々は、第1の端子と第2の端子と第1の制御用端子とを備え、前記第2の端子が前記複数の電源線のうちの1つの電源線に接続された第1のトランジスタと、第3の端子と第4の端子と第2の制御用端子とを備え、前記第3の端子が前記第1の端子に接続され、前記第4の端子が前記複数のデータ線のうちの1つデータ線に接続され、前記第2の制御用端子が前記複数の走査線のうち1つ走査線に接続された第2のトランジスタと、第5の端子と第6の端子とを備え、前記第5の端子が前記第1の端子に接続された電気光学素子と、第7の端子と第8の端子とを備え、前記第7の端子が前記第1の制御用端子に接続された容量素子と、前記第1の端子と前記第1の制御用端子との電氣的接続を制御する第3のトランジスタと、前記第6の端子と共に前記複数の単位回路の他の単位回路の前記第6の端子と接続された電位制御線と、前記電位制御線を複数の電位に設定する、あるいは、前記電位制御線と所定電位との電氣的接続及び電氣的切断を制御する制御回路とを備えた。

#### 【0019】

これによれば、従来のものと比較して使用するトランジスタの数を削減した単位回路を複数備えた電気光学装置を提供することができる。このことによって、画素回路の開口率を向上させることができるので、電気光学装置の消費電力を小さくすることができるとともに、電気光学素子に供給する電流を小さくすることができるので、電気光学素子の寿命を長くすることができる。

#### 【0020】

この電気光学装置において、前記単位回路の各々に含まれるトランジスタは、前記第1のトランジスタ、前記第2のトランジスタ及び前記第3のトランジスタのみであることが好ましい。

#### 【0021】

これによれば、従来のものと比較して使用するトランジスタの数を1つ削減した単位回路を複数備えた電気光学装置を提供することができる。

この電気光学装置において、前記制御回路は、第9の端子と第10の端子とを備えた第4のトランジスタであり、前記第9の端子は前記電位制御線を介して前記第6の端子に接続されるとともに、前記第10の端子は前記複数の電位、または、前記所定電位を供給する供給線に接続されていてもよい。

#### 【0022】

これによれば、制御回路を容易に構成することができる。

この電気光学装置において、前記電気光学素子は発光層が有機材料で構成されたEL素子であってもよい。

#### 【0023】

これによれば、有機EL素子を備えた電気光学装置を構成する単位回路のトランジスタの数を削減することができる。

この電気光学装置において、前記複数の走査線のうち一つの走査線に沿って、同色の電気光学素子が配置されるようにしてもよい。

#### 【0024】

これによれば、従来のものと比べて使用するトランジスタが少ないフルカラー表示が可能な電気光学装置を提供することができる。

本発明の電気光学装置の駆動方法は、複数のデータ線と、複数の走査線と、複数の単位回路と、を含み、前記複数の単位回路の各々は、第1の電極と第2の電極との間の電位差に応じて光学機能を発現する電気光学素子と、第1の端子と第2の端子と第1の制御用端子とを備え、前記第1の端子が前記第1の電極に接続された第1のトランジスタと、前記第1の制御用端子に接続された容量素子と、第3の端子と第4の端子と第2の制御用端子とを備え、前記第3の端子が前記第1の端子に接続され、前記第4の端子が前記複数のデータ線のうちの1つデータ



線に接続され、前記第 2 の制御用端子が前記複数の走査線のうち 1 つ走査線に接続された第 2 のトランジスタと、を備えている電気光学装置の駆動方法であって、前記第 2 の電極の電位は、前記電気光学素子が光学機能を発現しない電位に設定するとともに、前記第 2 の制御用端子に前記複数の走査線のうちの一つの走査線を介して走査信号を供給して前記第 2 のトランジスタをオン状態にして、前記一つのデータ線から前記第 2 のトランジスタを介して前記第 1 のトランジスタに電流として供給されるデータ信号を供給し、前記データ信号に応じた電荷量を前記容量素子に蓄積する第 1 のステップと、前記走査線を介して前記第 2 の制御用端子に走査信号を供給して前記第 2 のトランジスタをオフ状態にするるとともに、前記第 2 の電極の電位を前記電気光学素子が光学機能を発現する電位に設定して、前記容量素子に蓄積された前記電荷量に応じて設定された前記第 1 のトランジスタの導通状態に応じた電圧レベルの電圧または電流レベルの電流を前記第 1 の電極を介して前記電気光学素子に供給する第 2 のステップとを含む。

#### 【 0 0 2 5 】

これによれば、単位回路を構成するトランジスタの数を削減することができる電気光学装置を駆動させることができる。

この電気光学装置の駆動方法において、前記複数の単位回路の各々は、前記第 1 の端子と前記第 1 の制御用端子との電氣的接続及び電氣的切断を制御する第 3 のトランジスタをさらに含み、前記第 1 のステップを行っている期間の少なくとも一部の期間において、前記第 1 の端子と前記第 1 の制御用端子とを前記第 3 のトランジスタをオン状態にすることにより電氣的に接続し、前記第 2 のステップを行っている期間の少なくとも一部の期間において、前記第 1 の端子と前記第 1 の制御用端子とを前記第 3 のトランジスタをオフ状態とすることにより電氣的に切り離すようにしてもよい。

#### 【 0 0 2 6 】

これによれば、第 1 のステップにて、容量素子にデータ信号に相対した電荷量を保持させるとともに、第 2 のステップにて、前記容量素子に保持された電荷量に応じた電流を電気光学素子に供給することができる。

#### 【 0 0 2 7 】

この電気光学装置の駆動方法において、前記電気光学素子は、有機EL素子であつてもよい。

これによれば、使用するトランジスタの数を従来ものと比べて削減した単位回路を備えた電気光学装置において、その単位回路に設けられた電気光学素子が有機EL素子である電気光学装置を駆動させることができる。

#### 【0028】

本発明の電子機器は、上記の電子回路を実装した。

これによれば、外部から供給されるデータ信号に応じた電流を電子素子に供給する単位回路を備えた電子回路において、その単位回路を構成するトランジスタを従来のもものと比べて1個削減した電子回路を備えた電子機器を提供することができる。

#### 【0029】

本発明の電子機器は、上記の電気光学装置を実装した。

これによれば、外部から供給されるデータ信号に応じた電流を電子素子に供給する単位回路を備えた電気光学装置において、その単位回路を構成するトランジスタを従来のもものと比べて1個削減した電気光学装置を備えた電子機器を提供することができる。このことにより、電子回路に対するトランジスタの占有面積を低減させることができるので、開口率の高い電気光学装置を実現することができる。従って、電子機器の消費電力をより低くできるとともに、電子機器の歩留まりを向上させることができる。

#### 【0030】

##### 【発明の実施の形態】

##### （第1実施形態）

以下、本発明を具体化した第1実施形態を図1～4に従って説明する。図1は、電気光学装置としての有機ELディスプレイの回路構成を示すブロック回路図である。図2は、電子回路としての表示パネル部及びデータ線駆動回路の内部構成を示すブロック回路図である。図3は画素回路の回路図である。図4は、画素回路の駆動方法を説明するためのタイミングチャートである。

#### 【0031】

有機ELディスプレイ10は、信号生成回路11、表示パネル部12、走査線駆動回路13、データ線駆動回路14及び電源線制御回路15を備えている。有機ELディスプレイ10の信号生成回路11、走査線駆動回路13、データ線駆動回路14及び電源線制御回路15は、それぞれが独立した電子部品によって構成されていてもよい。例えば、信号生成回路11、走査線駆動回路13、データ線駆動回路14及び電源線制御回路15が、各々1チップの半導体集積回路装置によって構成されていてもよい。又、信号生成回路11、走査線駆動回路13、データ線駆動回路14及び電源線制御回路15の全部若しくは一部がプログラマブルなICチップで構成され、その機能がICチップに書き込まれたプログラムによりソフトウェア的に実現されてもよい。

#### 【0032】

信号生成回路11は、図示しない外部装置からの画像データに基づいて表示パネル部12に画像を表示させるための走査制御信号及びデータ制御信号を作成する。そして、信号生成回路11は、前記走査制御信号を走査線駆動回路13に出力するとともに、前記データ制御信号をデータ線駆動回路14に出力する。又、信号生成回路11は、電源線制御回路15に対してタイミング制御信号を出力する。

#### 【0033】

表示パネル部12は、図2に示すように、列方向に沿って延設されたM本のデータ線 $X_m$  ( $m=1\sim M$ ;  $m$ は整数)と、行方向に沿って延設されたN本の走査線 $Y_n$  ( $n=1\sim N$ ;  $n$ は整数)との交差部に対応する位置に配置された複数の単位回路としての画素回路20を有している。つまり、各画素回路20は、その列方向に沿って延設されたデータ線 $X_m$ と、行方向に沿って延設された走査線 $Y_n$ との間にそれぞれ接続されることによりマトリクス状に配設されている。又、各画素回路20は、前記走査線 $Y_n$ に平行して延設された電源線 $V_Ld$ 及び電位制御線 $L_o$ に接続されている。

#### 【0034】

電源線 $V_Ld$ は表示パネル部12の右端側に配設された画素回路20の列方向に沿って延設された第1の電圧供給線 $L_a$ に接続されている。第1の電圧供給線

L a は駆動電圧  $V_{dd}$  を供給する図示しない電源部に接続されている。従って、各画素回路 20 は、第 1 の電圧供給線 L a 及び電源線  $V_{Ld}$  を介して駆動電圧  $V_{dd}$  が供給されるようになっている。

#### 【0035】

電位制御線 L o は制御回路 T S に接続されている。制御回路 T S は、表示パネル部 12 の右端側に配設された画素回路 20 の列方向に沿って延設された第 2 の電圧供給線 L b に接続されている。第 2 の電圧供給線 L b は陰極電圧  $V_o$  を供給する図示しない前記電源部に接続されている。また、制御回路 T S は、電源線制御線 F を介して制御回路 T S を制御するための後記する電源線制御信号  $SC_n$  を供給する電源線制御回路 15 に接続されている。前記駆動電圧  $V_{dd}$  は陰極電圧  $V_o$  より大きくなるように予め設定されている。

#### 【0036】

画素回路 20 は、図 2 に示すように、発光層が有機材料で構成された有機 EL 素子 21 を有する。尚、各画素回路 20 内に配置形成される後記するトランジスタは、通常は TFT（薄膜トランジスタ）で構成されている。

#### 【0037】

走査線駆動回路 13 は、前記信号生成回路 11 から出力される走査制御信号に基づいて、表示パネル部 12 に配設された N 本の走査線  $Y_n$  のうち、1 本の走査線を選択し、その選択された走査線に走査信号  $SY_1$ ,  $SY_2$ , ...,  $SY_n$  を出力する。

#### 【0038】

データ線駆動回路 14 は、図 2 に示すように、複数の単一ラインドライバ 23 を備えている。各単一ラインドライバ 23 は、それぞれ表示パネル部 12 に配設された対応するデータ線  $X_m$  と接続されている。データ線駆動回路 14 は、信号生成回路 11 から出力される前記データ制御信号に基づいて、データ電流  $I_{data1}$ ,  $I_{data2}$ , ...,  $I_{dataM}$  をそれぞれ生成する。そして、データ線駆動回路 14 は、その生成されたデータ電流  $I_{data1}$ ,  $I_{data2}$ , ...,  $I_{dataM}$  をデータ線  $X_m$  を介して各画素回路 20 に出力する。そして、画素回路 20 は、それぞれ前記データ電流  $I_{data1}$ ,  $I_{data2}$ ,

・・・、 $I_{dataM}$ に応じて画素回路 20 の内部状態が設定されると、このデータ電流  $I_{data1}$ 、 $I_{data2}$ 、・・・、 $I_{dataM}$  の電流レベルに応じて有機 EL 素子 21 に供給する駆動電流  $I_e1$  を制御するようになっている。

#### 【0039】

電源線制御回路 15 は、前記したように、前記制御回路 TS と電源線制御線 F を介して接続されている。電源線制御回路 15 は、信号生成回路 11 から出力されるタイミング制御信号に基づいて、前記電位制御線  $L_o$  と前記第 1 の電圧供給線  $L_a$  との電氣的接続の状態（オン状態）または電氣的切断の状態（オフ状態）を決定する電源線制御信号  $SC_n$  を生成する。また、電源線制御回路 15 は、信号生成回路 11 から出力されるタイミング制御信号に基づいて、前記電位制御線  $L_o$  と前記第 2 の電圧供給線  $L_b$  との電氣的接続の状態（オン状態）または電氣的切断の状態（オフ状態）を決定する電源線制御信号  $SC_n$  を生成する。

#### 【0040】

詳しくは、電源線制御信号  $SC_n$  は、電位制御線  $L_o$  と第 1 の電圧供給線  $L_a$  とが電氣的接続の状態（オン状態）のとき、電位制御線  $L_o$  と第 2 の電圧供給線  $L_b$  とを電氣的切断の状態（オフ状態）にし、電位制御線  $L_o$  と第 1 の電圧供給線  $L_a$  とが電氣的切断の状態（オフ状態）のとき、電位制御線  $L_o$  と第 2 の電圧供給線  $L_b$  とを電氣的接続の状態（オン状態）にする信号である。

#### 【0041】

そして、前記制御回路 TS は、前記電源線制御信号  $SC_n$  に応じて、前記電位制御線  $L_o$  を介して各画素回路 20 に前記駆動電圧  $V_{dd}$  または前記陰極電圧  $V_o$  を供給するようになっている。

#### 【0042】

このように構成された有機 EL ディスプレイ 10 の画素回路 20 について図 3 に従って以下に説明する。尚、説明の便宜上、走査線  $Y_n$  とデータ線  $X_m$  との間に配設された画素回路 20 について説明する。

#### 【0043】

図 3 に示すように、画素回路 20 は、3 個のトランジスタと 1 つの容量素子と

有機EL素子21とから構成されている。詳述すると、画素回路20は、駆動用トランジスタQd、第1のスイッチング用トランジスタQs1、第2のスイッチング用トランジスタQs2及び保持用キャパシタCoを備えている。駆動用トランジスタQdの導電型はp型（pチャネル）である。又、第1及び第2のスイッチング用トランジスタQs1、Qs2の導電型は、それぞれ、n型（nチャネル）である。

#### 【0044】

駆動用トランジスタQdは、そのソースが電源線VLdに接続されている。駆動用トランジスタQdのドレインは、第1のスイッチング用トランジスタQs1のソースと、有機EL素子21の第1の電極E1とにそれぞれ接続されている。

#### 【0045】

また、駆動用トランジスタQdのゲートとドレインとの間には第2のスイッチング用トランジスタQs2が接続されている。駆動用トランジスタQdのゲートには、保持用キャパシタCoの第1電極D1が接続されている。保持用キャパシタCoの第2電極D2は電源線VLdに接続されている。

#### 【0046】

第1のスイッチング用トランジスタQs1は、そのドレインがデータ線Xmに接続されている。第1のスイッチング用トランジスタQs1のゲートは前記第2のスイッチング用トランジスタQs2のゲートとともに走査線Yn接続されている。有機EL素子21の第2の電極E2は、前記電位制御線Loに接続されている。

#### 【0047】

このように構成された画素回路20に接続された前記電位制御線Loには、前記制御回路TSが接続されている。制御回路TSは、表示パネル部12にマトリクス状に配設された画素回路20のうち、最も右側の列方向に沿って配設された画素回路20と、前記第1及び第2の電圧供給線La、Lbとの間に配置形成されている。

#### 【0048】

制御回路TSは、陰極電圧用トランジスタQoと駆動電圧用トランジスタQD

DDとから構成されている。陰極電圧用トランジスタ $Q_o$ は、その導電型がn型（nチャネル）であって、駆動電圧用トランジスタ $Q_{DD}$ は、その導電型がp型（pチャネル）である。

#### 【0049】

そして、陰極電圧用トランジスタ $Q_o$ は、そのソースが駆動電圧用トランジスタ $Q_{DD}$ のドレインに接続されるとともに、前記電位制御線 $L_o$ に接続されている。陰極電圧用トランジスタ $Q_o$ のドレインは前記陰極電圧 $V_o$ を供給する第2の電圧供給線 $L_b$ に接続されている。駆動電圧用トランジスタ $Q_{DD}$ のソースは前記駆動電圧 $V_{dd}$ を供給する第1の電圧供給線 $L_a$ に接続されている。また、陰極電圧用トランジスタ $Q_o$ 及び駆動電圧用トランジスタ $Q_{DD}$ の各ゲートは互いに接続されるとともに前記電源線制御線 $F$ に接続されている。そして、陰極電圧用トランジスタ $Q_o$ 及び駆動電圧用トランジスタ $Q_{DD}$ の各ゲートには前記電源線制御回路15にて生成される電源線制御信号 $SC_n$ が供給されるようになっている。

#### 【0050】

つまり、制御回路 $TS$ は、表示パネル部12の行方向に配設された各画素回路20に対して共有されるようになっている。

尚、特許請求の範囲に記載された第1のトランジスタ、第2のトランジスタ及び第3のトランジスタは、例えば、この実施形態においては、駆動用トランジスタ $Q_d$ 、第1のスイッチング用トランジスタ $Q_{s1}$ 及び第2のスイッチング用トランジスタ $Q_{s2}$ にそれぞれ対応している。また、特許請求の範囲に記載された第1の端子及び第2の端子は、例えば、この実施形態においては、駆動用トランジスタ $Q_d$ のドレイン及び駆動用トランジスタ $Q_d$ のソースにそれぞれ対応している。更に、特許請求の範囲に記載された第1のトランジスタの第1の制御用端子又は制御用端子は、例えば、この実施形態においては、駆動用トランジスタ $Q_d$ のゲートに対応している。

#### 【0051】

特許請求の範囲に記載された第3の端子、第4の端子及び第2の制御用端子は、例えば、この実施形態においては、第1のスイッチング用トランジスタ $Q_{s1}$

のソース、第1のスイッチング用トランジスタ $Q_{s1}$ のドレイン及び第1のスイッチング用トランジスタ $Q_{s1}$ のゲートにそれぞれ対応している。また、特許請求の範囲に記載された第5の端子及び第6の端子は、例えば、この実施形態においては、有機EL素子21の第1の電極E1及び第2の電極E2にそれぞれ対応している。更に、特許請求の範囲に記載された第4のトランジスタ、第9の端子及び第10の端子は、例えば、この実施形態においては、陰極電圧用トランジスタ $Q_o$ 、陰極電圧用トランジスタ $Q_o$ のソース及び陰極電圧用トランジスタ $Q_o$ のドレインにそれぞれ対応している。

#### 【0052】

このように構成された有機ELディスプレイ10において、前記電源線制御信号 $SC_n$ に応じて駆動電圧用トランジスタ $Q_{DD}$ が電氣的接続の状態（オン状態）となると、電位制御線 $L_o$ を介して有機EL素子21の第2の電極E2に駆動電圧 $V_{dd}$ が供給されて、有機EL素子21の第2の電極E2がH状態となる。この第2の電極E2に供給される駆動電圧 $V_{dd}$ が、同有機EL素子21の光学機能を発現させない電位として作用する。

#### 【0053】

このとき、有機EL素子21の第1の電極E1には駆動電圧 $V_{dd}$ が供給されているので、有機EL素子21には電流が流れない状態となる。従って、有機EL素子21は発光しない。

#### 【0054】

また、前記電源線制御信号 $SC_n$ に応じて陰極電圧用トランジスタ $Q_o$ が電氣的接続の状態（オン状態）となると、電位制御線 $L_o$ を介して有機EL素子21の第2の電極E2に陰極電圧が供給される。陰極電圧 $V_o$ は駆動電圧 $V_{dd}$ より小さくなるように設定されているので、有機EL素子には順方向バイアスが供給されることとなる。その結果、有機EL素子21には、前記駆動用トランジスタ $Q_d$ にて生成された駆動電流 $I_{e1}$ が供給されることとなる。そして、有機EL素子21はその輝度が駆動電流 $I_{e1}$ の電流レベルに応じて決定されることとなる。

#### 【0055】



次に、前記のように構成された有機ELディスプレイ10の画素回路20の駆動方法について図4に従って説明する。図4において、駆動周期 $T_c$ は、前記有機EL素子21の輝度が1回ずつ更新される周期を意味しており、所謂、フレーム周期と同じものである。 $T_1$ はデータ書き込み期間であって、 $T_2$ は発光期間である。駆動周期 $T_c$ は、データ書き込み期間 $T_1$ と発光期間 $T_2$ とから構成されている。

#### 【0056】

まず、画素回路20において、前記走査線駆動回路13から走査線 $Y_n$ を介して第1及び第2のスイッチング用トランジスタ $Q_{s1}$ 、 $Q_{s2}$ をデータ書き込み期間 $T_1$ にてそれぞれオン状態にする走査信号 $S_{Yn}$ が供給される。このとき、前記電源線制御回路15からは、電源線制御線 $F$ を介して陰極電圧用トランジスタ $Q_o$ のゲートに同陰極電圧用トランジスタ $Q_o$ をオフ状態にする電源線制御信号 $S_{Cn}$ が供給される。

#### 【0057】

すると、第1及び第2のスイッチング用トランジスタ $Q_{s1}$ 、 $Q_{s2}$ がオン状態になる。この結果、データ電流 $I_{dataM}$ が第1のスイッチング用トランジスタ $Q_{s1}$ 及び第2のスイッチング用トランジスタ $Q_{s2}$ を経由して保持用キャパシタ $C_o$ に供給される。その結果、保持用キャパシタ $C_o$ にはデータ電流 $I_{dataM}$ の電流レベルに応じた電荷量に対応した電圧 $V_o$ が保持されることとなる。このとき、前記駆動用トランジスタ $Q_d$ は、飽和領域にて動作するように予め設定されているので、駆動用トランジスタ $Q_d$ の閾値電圧、移動度といった特性ばらつきが補償される。

#### 【0058】

また、このとき、電源線制御回路15から駆動電圧用トランジスタ $Q_{DD}$ をオン状態にする電源線制御信号 $S_{Cn}$ が制御回路 $TS$ に供給されることで、駆動電圧用トランジスタ $Q_{DD}$ がオン状態になる。その結果、有機EL素子21の第2の電極 $E_2$ には駆動電圧 $V_{dd}$ が供給されている。

#### 【0059】

従って、有機EL素子21の第2の電極 $E_2$ は、図4に示すように、駆動電圧

$V_{dd}$ となり、第1の電極E1と同じ電位となるので、前記有機EL素子21には駆動電流 $I_{e1}$ が供給されない。その結果、前記有機EL素子21は発光しない。

#### 【0060】

続いて、前記データ書き込み期間T1の終了後、発光期間T2において、走査線駆動回路13から走査線 $Y_n$ を介して第1のスイッチング用トランジスタ $Q_{s1}$ 及び第2のスイッチング用トランジスタ $Q_{s2}$ をそれぞれオフ状態にする走査信号 $S_{Yn}$ が供給される。すると、第1のスイッチング用トランジスタ $Q_{s1}$ 及び第2のスイッチング用トランジスタ $Q_{s2}$ がそれぞれオフ状態になる。

#### 【0061】

また、このとき、電源線制御回路15から陰極電圧用トランジスタ $Q_o$ をオン状態にする電源線制御信号 $S_{Cn}$ が制御回路TSに供給されることで、陰極電圧用トランジスタ $Q_o$ がオン状態になる。その結果、有機EL素子21の第2の電極E2には陰極電圧 $V_o$ が供給されて、有機EL素子21の第2の電極E2がL状態となる。

#### 【0062】

つまり、有機EL素子21の第2の電極E2は、図4に示すように、陰極電圧 $V_o$ となり、前記第2の電極E2の電位は第1の電極E1より低くなるので、前記有機EL素子21には順方向バイアスが供給された状態となる。

#### 【0063】

その結果、前記データ書き込み期間T1にて保持用キャパシタ $C_o$ に保持された電圧 $V_o$ に応じた大きさの駆動電流 $I_{e1}$ が有機EL素子21に流れる。従って、有機EL素子21は、その輝度階調が前記データ電流 $I_{dataM}$ に応じて精度良く制御されることとなる。

#### 【0064】

上述のように、画素回路20は、その内部に形成されるトランジスタの個数を従来のものと比べて1つ削減しつつ有機EL素子21の輝度階調を前記データ電流 $I_{dataM}$ に応じて精度良く制御することができる。従って、画素回路20は、有機ELディスプレイ10の製造における歩留まりや開口率を向上させるこ

とができる。

#### 【0065】

前記実施形態の電子回路及び電気光学装置によれば、以下のような特徴を得ることができる。

(1) 本実施形態では、駆動用トランジスタ $Q_d$ 、第1のスイッチング用トランジスタ $Q_{s1}$ 、第2のスイッチング用トランジスタ $Q_{s2}$ 、保持用キャパシタ $C_o$ 及び有機EL素子21で画素回路20を構成した。そして、前記有機EL素子21の第2の電極E2と電位制御線Loを介して接続され、前記第2の電極E2の電位を駆動電圧Vddまたは陰極電圧Voに設定する制御回路TSを表示パネル部12上にマトリクス状に配設された画素回路20のうち、最も右側の列方向に沿って配設された画素回路20と、前記第1及び第2の電圧供給線La, Lbとの間に配置形成した。

#### 【0066】

このようにすることによって、制御回路TSを表示パネル部12の行方向に配設された各画素回路20に対して共有するようにした。

従って、画素回路20は、駆動用トランジスタ $Q_d$ の閾値電圧や移動度等のばらつきを補償しつつ、その内部に形成されるトランジスタの個数を従来の画素回路と比べて1つ少なくすることができる。その結果、画素回路20は、有機EL素子21の輝度階調を精度良く制御することができることに加えてトランジスタの製造における歩留まりや開口率を向上させることができる有機ELディスプレイ10を提供することができる。

(第2実施形態)

次に、本発明を具体化した第2実施形態を図5に従って説明する。尚、本実施形態において、前記第1実施形態と同じ構成部材については符号を等しくして、その詳細な説明を省略する。

#### 【0067】

図5は、有機ELディスプレイ10の表示パネル部12a及びデータ線駆動回路14の内部構成を示すブロック回路図である。本実施形態において、表示パネル部12aは、赤色の光を放射する有機EL素子21を有した赤用画素回路20

Rと、緑色の光を放射する有機EL素子21を有した緑用画素回路20Gと、青色の光を放射する有機EL素子21を有した青用画素回路20Bとで構成される。前記各赤、緑及び青用画素回路20R, 20G, 20Bの回路構成は、それぞれ、第1実施形態で説明した画素回路20の回路構成と等しい。

#### 【0068】

詳述すると、表示パネル部12aは、同色の画素回路20R, 20G, 20Bが走査線Ynの延設方向に沿って配置されている。又、赤用画素回路20Rを構成する駆動用トランジスタQd及び保持用キャパシタCoは、それぞれ、電源線VLdを介して対応する赤用駆動電圧VddRを供給する赤用の第1の電圧供給線LaRに接続されている。また、緑用画素回路20Gを構成する駆動用トランジスタQd及び保持用キャパシタCoは、それぞれ、電源線VLdを介して対応する緑用駆動電圧VddGを供給する緑用の第1の電圧供給線LaGに接続されている。また、青用画素回路20Bを構成する駆動用トランジスタQd及び保持用キャパシタCoは、それぞれ、電源線VLdを介して対応する青用駆動電圧VddBを供給する青用の第1の電圧供給線LaBに接続されている。

#### 【0069】

尚、赤、緑及び青用駆動電圧VddR, VddG, VddBはそれぞれ、赤色の画素回路20Rを構成する駆動用トランジスタQdの駆動電圧、緑色の画素回路20Gを構成する駆動用トランジスタQdの駆動電圧及び青色の画素回路20Bを構成する駆動用トランジスタQdの駆動電圧である。

#### 【0070】

次に、前記のように構成された有機ELディスプレイ10の画素回路20R, 20G, 20Bの駆動方法について説明する。

まず、走査線駆動回路13から第1の走査線Y1を介して赤用画素回路20Rの第1及び第2のスイッチング用トランジスタQs1, Qs2をそれぞれオン状態にする第1の走査信号SY1が供給される。また、電源線制御回路15から電位制御線Loを介して駆動電圧用トランジスタQDDをオン状態にする電源線制御信号SCnが供給される。

#### 【0071】

この結果、第1の走査線Y1の延設方向に配置された赤用画素回路20R内の、第1の走査線Y1が接続された第1及び第2のスイッチング用トランジスタQs1, Qs2がそれぞれオン状態となるとともに赤用有機EL素子21の第2の電極E2の電位は駆動電圧Vddとなる。この状態で、データ線Xmからデータ電流Idataが第1のスイッチング用トランジスタQs1及び第2のスイッチング用トランジスタQs2を介して保持用キャパシタCoに供給される。その結果、保持用キャパシタCoには前記データ電流IdataMの電流レベルに応じた電荷量に対応した電圧Voが保持されることとなる。

#### 【0072】

続いて、走査線駆動回路13から第1の走査線Y1を介して赤用画素回路20Rの第1及び第2のスイッチング用トランジスタQs1, Qs2をそれぞれオフ状態にする第1の走査信号SY1が供給される。また、電源線制御回路15から電位制御線Loを介して陰極電圧用トランジスタQoをオン状態にする電源線制御信号SCnが供給される。

#### 【0073】

この結果、前記赤用画素回路20R内の、第1の走査線Y1が接続された第1及び第2のスイッチング用トランジスタQs1, Qs2がそれぞれオフ状態となるとともに赤用有機EL素子21の第2の電極E2の電位は陰極電圧Voとなる。従って、赤用有機EL素子21には順方向バイアスが供給されることとなるため、同赤用有機EL素子21には前記電圧Voに応じた駆動電流Ie1が供給され、赤用有機EL素子21の発光が開始する。

#### 【0074】

続いて、走査線駆動回路13から第2の走査線Y2を介して緑用画素回路20Gの第1及び第2のスイッチング用トランジスタQs1, Qs2をそれぞれオン状態にする第1の走査信号SY1が供給される。また、電源線制御回路15から電位制御線Loを介して駆動電圧用トランジスタQDDをオン状態にする電源線制御信号SCnが供給される。

#### 【0075】

この結果、第2の走査線Y2の延設方向に配置された緑用画素回路20G内の

、第2の走査線Y2が接続された第1及び第2のスイッチング用トランジスタQs1, Qs2がそれぞれオン状態となるとともに緑用有機EL素子21の第2の電極E2の電位は駆動電圧Vddとなる。この状態で、データ線Xmからデータ電流Idataが第1のスイッチング用トランジスタQs1及び第2のスイッチング用トランジスタQs2を介して保持用キャパシタCoに供給される。その結果、保持用キャパシタCoには前記データ電流IdataMの電流レベルに応じた電荷量に対応した電圧Voが保持されることとなる。

#### 【0076】

続いて、走査線駆動回路13から第2の走査線Y2を介して緑用画素回路20Gの第1及び第2のスイッチング用トランジスタQs1, Qs2をそれぞれオフ状態にする第2の走査信号SY2が供給される。また、電源線制御回路15から電位制御線Loを介して駆動電圧用トランジスタQDDをオン状態にする電源線制御信号SCnが供給される。

#### 【0077】

この結果、前記緑用画素回路20G内の、第2の走査線Y2が接続された第1及び第2のスイッチング用トランジスタQs1, Qs2がそれぞれオフ状態となるとともに緑用有機EL素子21の第2の電極E2の電位は陰極電圧Voとなる。従って、緑用有機EL素子21には順方向バイアスが供給されることとなるため、同緑用有機EL素子21には前記電圧Voに応じた駆動電流Ie1が供給され、緑用有機EL素子21の発光が開始する。

#### 【0078】

更に、走査線駆動回路13から第3の走査線Y3を介して青用画素回路20Bの第1及び第2のスイッチング用トランジスタQs1, Qs2をそれぞれオン状態にする第3の走査信号SY3が供給される。また、電源線制御回路15から電位制御線Loを介して陰極電圧用トランジスタQoをオン状態にする電源線制御信号SCnが供給される。

#### 【0079】

この結果、第3の走査線Y3の延設方向に配置された青用画素回路20B内の、第3の走査線Y3が接続された第1及び第2のスイッチング用トランジスタQ

s 1, Q s 2 がそれぞれオン状態となるとともに青用有機 E L 素子 2 1 の第 2 の電極 E 2 の電位は駆動電圧 V d d となる。この状態で、データ線 X m からデータ電流 I d a t a が第 1 のスイッチング用トランジスタ Q s 1 及び第 2 のスイッチング用トランジスタ Q s 2 を介して保持用キャパシタ C o に供給される。その結果、保持用キャパシタ C o には前記データ電流 I d a t a M の電流レベルに応じた電荷量に対応した電圧 V o が保持されることとなる。

#### 【0080】

続いて、走査線駆動回路 1 3 から第 3 の走査線 Y 3 を介して青用画素回路 2 0 B の第 1 及び第 2 のスイッチング用トランジスタ Q s 1, Q s 2 をそれぞれオフ状態にする第 3 の走査信号が供給される。また、電源線制御回路 1 5 から電位制御線 L o を介して駆動電圧用トランジスタ Q D D をオン状態にする電源線制御信号 S C n が供給される。

#### 【0081】

この結果、前記青用画素回路 2 0 G 内の、第 3 の走査線 Y 3 が接続された第 1 及び第 2 のスイッチング用トランジスタ Q s 1, Q s 2 がそれぞれオフ状態となるとともに青用有機 E L 素子 2 1 の第 2 の電極 E 2 の電位は陰極電圧 V o となる。従って、青用有機 E L 素子 2 1 には順方向バイアスが供給されることとなるため、同青用有機 E L 素子 2 1 には前記電圧 V o に応じた駆動電流 I e 1 が供給され、青用有機 E L 素子 2 1 の発光が開始する。

#### 【0082】

従って、前記有機 E L ディスプレイ 1 0 においても前記第 1 実施形態と同様な効果を得ることができる。

#### (第 3 実施形態)

次に、第 1 及び第 2 実施形態で説明した電気光学装置としての有機 E L ディスプレイ 1 0 の電子機器の適用について図 6 に従って説明する。有機 E L ディスプレイ 1 0 は、モバイル型のパーソナルコンピュータ、携帯電話、デジタルカメラ等種々の電子機器に適用できる。

#### 【0083】

図 6 は、モバイル型パーソナルコンピュータの構成を示す斜視図を示す。図 6

において、パーソナルコンピュータ 70 は、キーボード 71 を備えた本体部 72 と、前記有機 EL ディスプレイ 10 を用いた表示ユニット 73 とを備えている。この場合においても、有機 EL ディスプレイ 10 を用いた表示ユニット 73 は前記第 1 実施形態と同様な効果を発揮する。この結果、有機 EL 素子 21 の輝度階調を精度良く制御することができるとともに歩留まりや開口率を向上させることができる有機 EL ディスプレイ 10 を備えたモバイル型パーソナルコンピュータ 70 を提供することができる。

#### 【0084】

尚、発明の実施形態は、上記実施形態に限定されるものではなく、以下のように実施してもよい。

○上記実施形態では、有機 EL 素子 21 がその光学機能を発現しないようにするために、同有機 EL 素子 21 の第 2 の電極 E2 に供給する電位は、駆動電圧  $V_{dd}$  であったが、これに限定されるものではなく、駆動電圧  $V_{dd}$  以上であればよい。

#### 【0085】

○上記実施形態では、1本の第 1 の電圧供給線  $L_a$  に対して複数の電源線  $V_{Ld}$  と複数の電位制御線  $L_o$  とを接続した。これを、第 1 の電圧供給線  $L_a$  を複数設け、前記複数の電源線  $V_{Ld}$  に接続する第 1 の電圧供給線  $L_a$  と前記複数の電位制御線  $L_o$  に接続する第 1 の電圧供給線  $L_a$  と分けて使用する。このようにすることによって、保持用キャパシタ  $C_o$  の第 2 電極 D2 の電位が電源線制御信号  $SC_n$  に伴って変動しないので、上記実施形態の効果に加えて有機 EL 素子 21 の輝度を安定して制御することができる。

#### 【0086】

○上記実施形態では、1つの制御回路 TS を 1本の走査線  $Y_n$  に沿って設けられた複数の画素回路 20 で共有するようにした。これを、1本のデータ線  $X_m$  (あるいは、ある程度まとめた数のデータ線) に沿って設けられた複数の画素回路 20 で 1つの制御回路 TS を共有するようにしてもよい。このとき、制御回路 TS を構成する駆動電圧用トランジスタ QDD をオン状態とした状態で、前記データ線  $X_m$  に沿って設けられた画素回路 20 にデータ電流  $I_{data}$  を供給し、そ



の後、前記制御回路TSを構成する陰極電圧用トランジスタQoをオン状態として、その画素回路20の有機EL素子21を一斉に発光させるようにする。このようにすることによって、上記実施形態と同様の効果を得ることができる。

#### 【0087】

○上記実施形態では、駆動電圧用トランジスタQDDのソースを駆動電圧Vddを供給する第1の電圧供給線に接続した。そして、有機EL素子21の光学機能を発現させない場合は、有機EL素子21の第2の電極E2に第1の電圧供給線を介して駆動電圧Vddを供給することで有機EL素子21の第2の電極E2の電位を第1の電極E1と同じ電位にし、その結果、有機EL素子21に駆動電流Ie1が流れないようにした。

#### 【0088】

これを、駆動電圧用トランジスタQDDのソースを駆動電圧Vdd以上の電圧を供給する電圧供給線に接続する。そして、有機EL素子21の光学機能を発現させないようにする場合は、有機EL素子21の第2の電極E2に前記電圧供給線を介して駆動電圧Vdd以上の電位を供給することで有機EL素子21の第2の電極E2の電位を第1の電極E1より高くして有機EL素子21に駆動電流Ie1が流れないようにしてもよい。このようにすることで、上記実施形態と同様の効果を得ることができる。

#### 【0089】

○上記実施形態では、画素回路20の駆動用トランジスタQdの導電型をp型（pチャネル）とした。又、第1のスイッチング用トランジスタQs1及び第2のスイッチング用トランジスタQs2のそれぞれの導電型をn型（nチャネル）になるように設定した。そして、前記駆動用トランジスタQdのドレインを有機EL素子の陽極に接続し、有機EL素子の第2の電極E2を電位制御線Loに接続した。

#### 【0090】

これを、駆動用トランジスタQdをn型とし、第1のスイッチング用トランジスタQs1及び第2のスイッチング用トランジスタQs2のそれぞれの導電型をp型（pチャネル）になるように設定してもよい。そして、前記のように配置さ

れた駆動用トランジスタ  $Q_d$  のソースを有機 EL 素子の陰極に接続し、有機 EL 素子の陽極を有機 EL 素子の陰極を電位制御線  $L_o$  に接続するようにしてもよい。このように画素回路 20 を構成することで、画素回路 20 をそれぞれトップエミッション方式の電気光学装置の画素回路に適用させることができる。

#### 【0091】

○上記実施形態では、第 1 のスイッチング用トランジスタ  $Q_{s1}$  のゲートを前記第 2 のスイッチング用トランジスタ  $Q_{s2}$  のゲートと接続するとともに走査線  $Y_n$  に接続されるようにした。これを、第 1 のスイッチング用トランジスタ  $Q_{s1}$  のゲートと第 2 のスイッチング用トランジスタ  $Q_{s2}$  のゲートとを独立した走査線にそれぞれ接続させるようにしてもよい。

#### 【0092】

○上記実施形態では、駆動電圧用トランジスタ  $Q_{DD}$  と陰極電圧用トランジスタ  $Q_o$  とで制御回路  $TS$  を構成した。これを、前記駆動電圧用トランジスタ  $Q_{DD}$  及び陰極電圧用トランジスタ  $Q_o$  の代わりに低電位と高電位との間で切換え可能なスイッチで制御回路  $TS$  を構成してもよい。又、前記駆動電圧用トランジスタ  $Q_{DD}$  及び陰極電圧用トランジスタ  $Q_o$  の駆動能力を向上させるためにバッファ回路あるいはソースフォロワ回路を含むボルテージフォロワ回路を使用してもよい。このようにすることによって、上記実施形態と同様の効果を得ることができる。

#### 【0093】

○上記実施形態では、第 1 及び第 2 の電圧供給線  $L_a$ ,  $L_b$  を表示パネル部 12 の右端側に設けたが、これに限定されることはなく、例えば、表示パネル部 12 の左端側に設けてもよい。このようにすることによって、上記実施形態と同様の効果を得ることができる。

#### 【0094】

○上記実施形態では、単位回路として画素回路 20 に具体化して好適な効果を得たが、有機 EL 素子 21 以外の例えば LED や FED 等の発光素子のような電流駆動素子を駆動する単位回路に具体化してもよい。RAM 等（特に MRAM）の記憶装置に具体化してもよい。

## 【0095】

○上記実施形態では、画素回路20の電流駆動素子として有機EL素子21について具体化した。が、無機EL素子に具体化してもよい。つまり、無機EL素子からなる無機ELディスプレイに応用しても良い。

## 【図面の簡単な説明】

## 【図1】

本実施形態の有機ELディスプレイの回路構成を示すブロック回路図である。

## 【図2】

第1実施形態の表示パネル部及びデータ線駆動回路の内部構成を示すブロック回路図である。

## 【図3】

第1実施形態の画素回路の回路図である。

## 【図4】

第1実施形態の画素回路の駆動方法を説明するためのタイミングチャートである。

## 【図5】

第2実施形態の表示パネル部及びデータ線駆動回路の内部構成を示すブロック回路図である。

## 【図6】

第3実施形態を説明するためのモバイル型パーソナルコンピュータの構成を示す斜視図である。

## 【符号の説明】

C o 容量素子としての保持用キャパシタ

Q s 1 第2のトランジスタとしての第1のスイッチング用トランジスタ

Q s 2 第3のトランジスタとしての第2のスイッチング用トランジスタ

Q d 第1のトランジスタとしての駆動用トランジスタ

Q o 第4のトランジスタとしての陰極電圧用トランジスタ

L o 電位制御線

T S 制御回路

X m データ線

Y n 走査線

1 0 電気光学装置としての有機 E L ディスプレイ

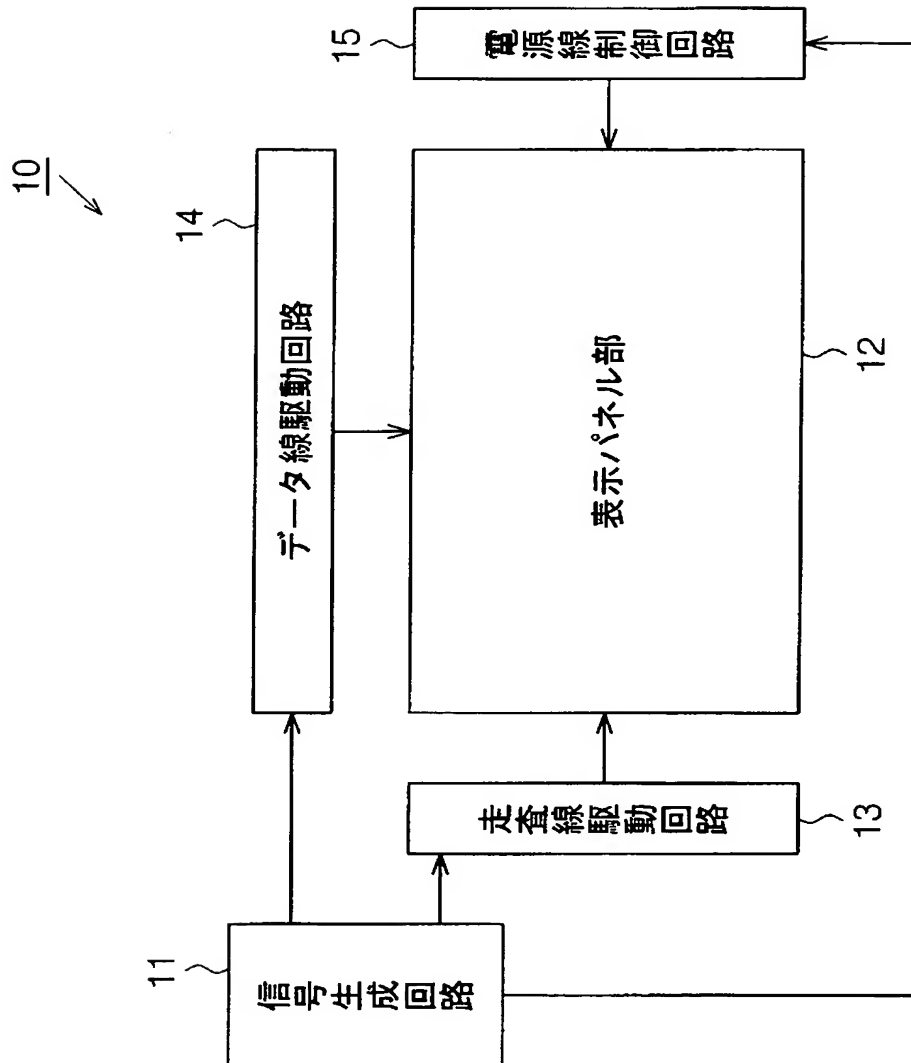
2 0 単位回路としての画素回路

2 1 電子素子、電気光学素子又は電流駆動素子としての有機 E L 素子

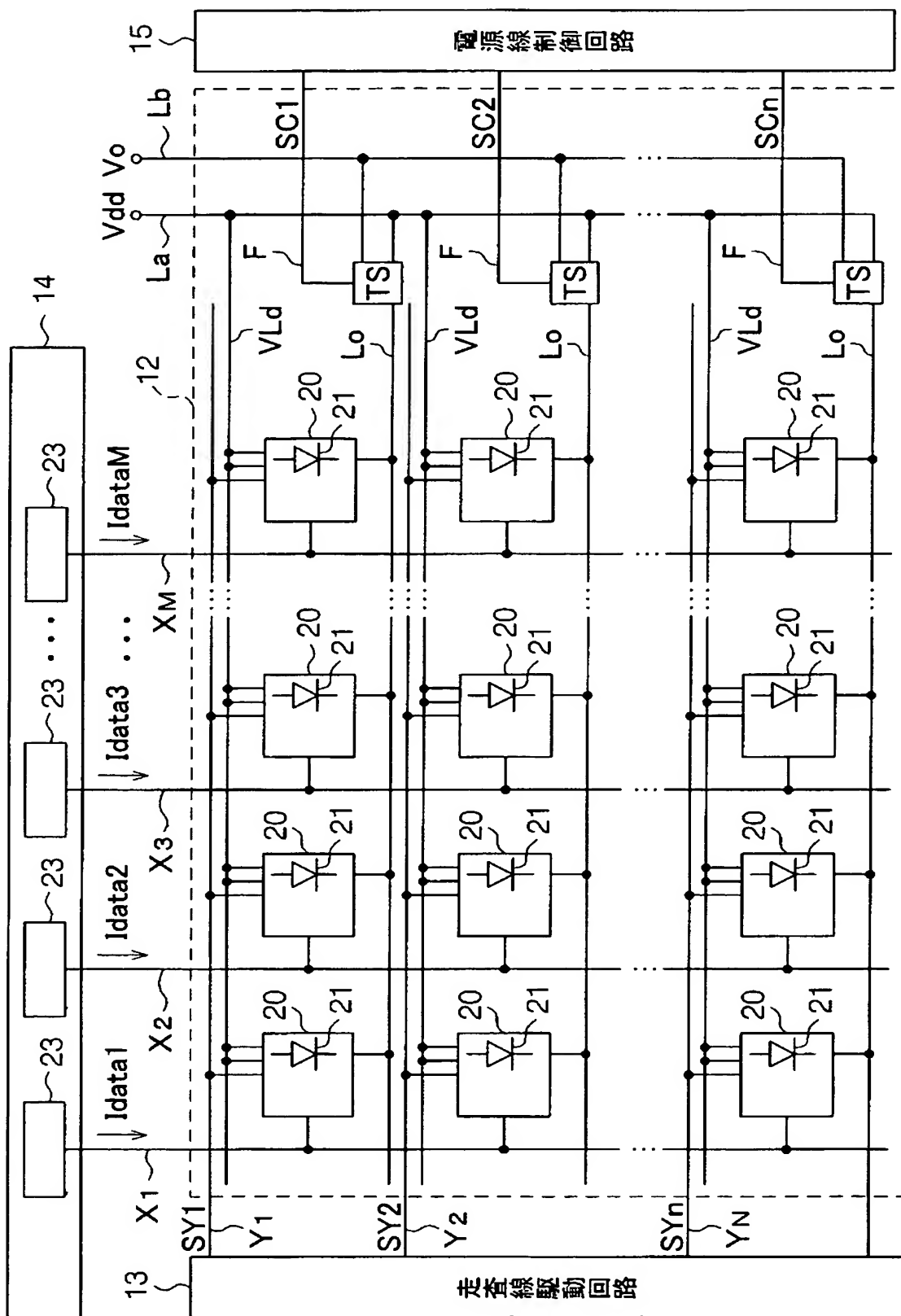
7 0 電子機器としてのパーソナルコンピュータ

【書類名】 図面

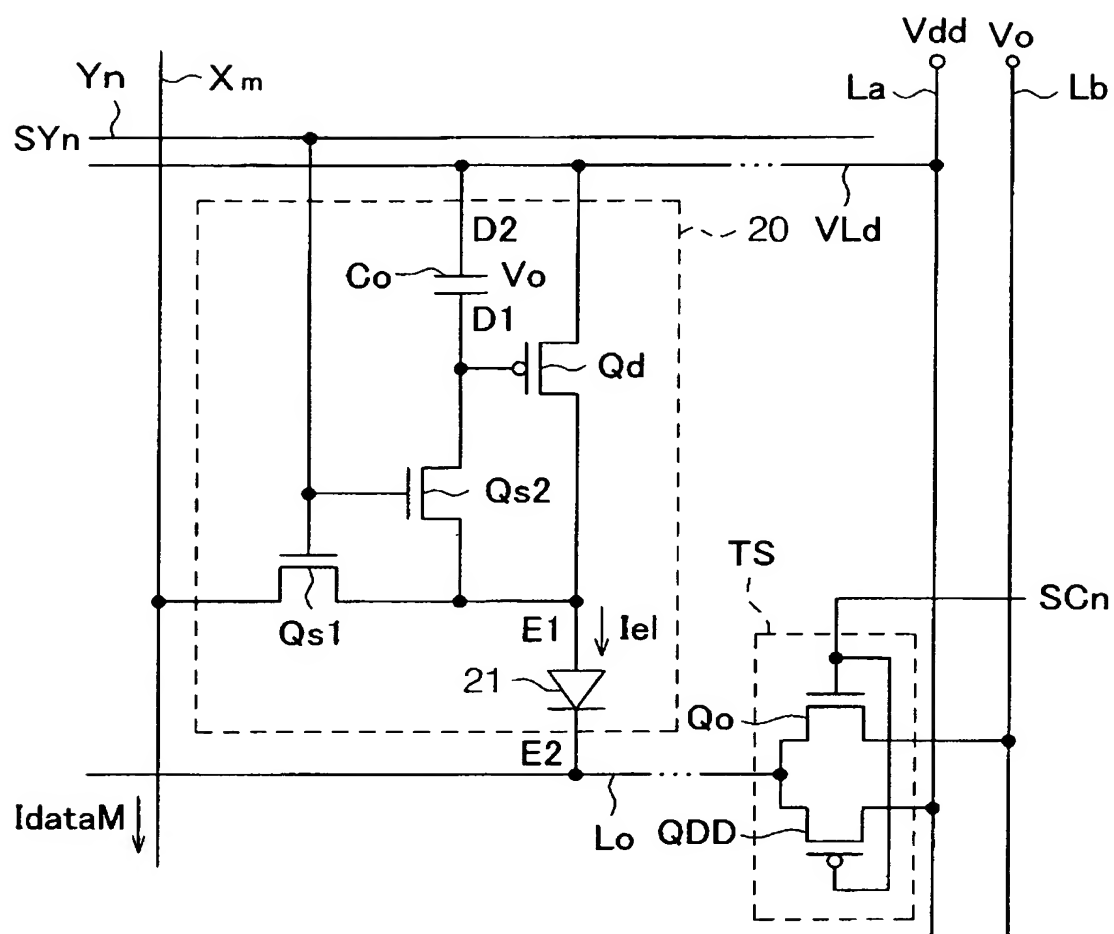
【図 1】



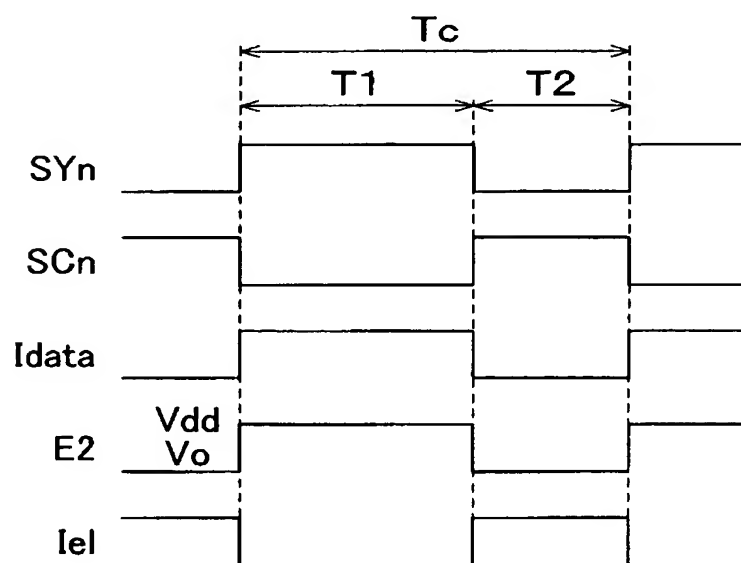
【図 2】



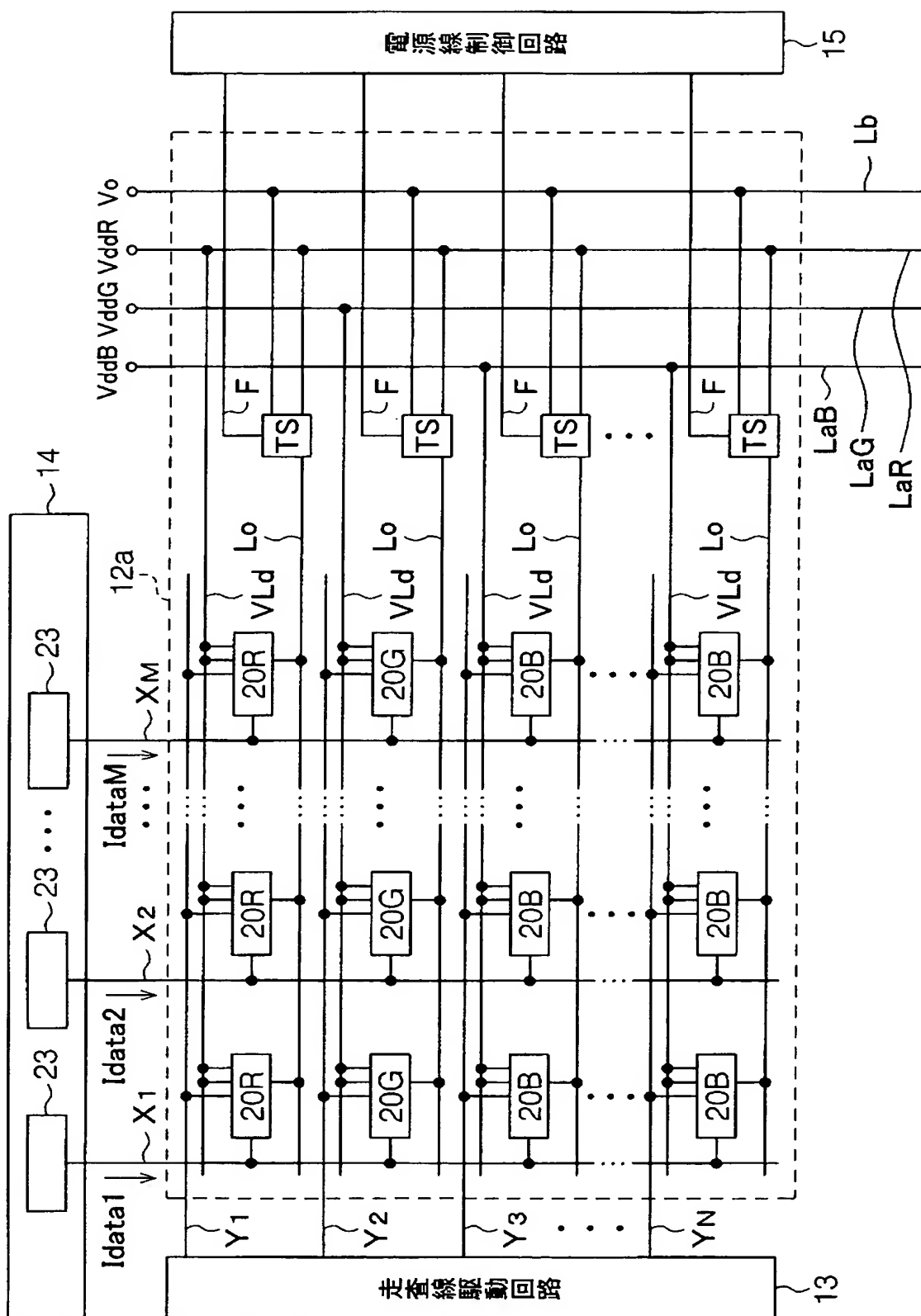
【図 3】



【図 4】

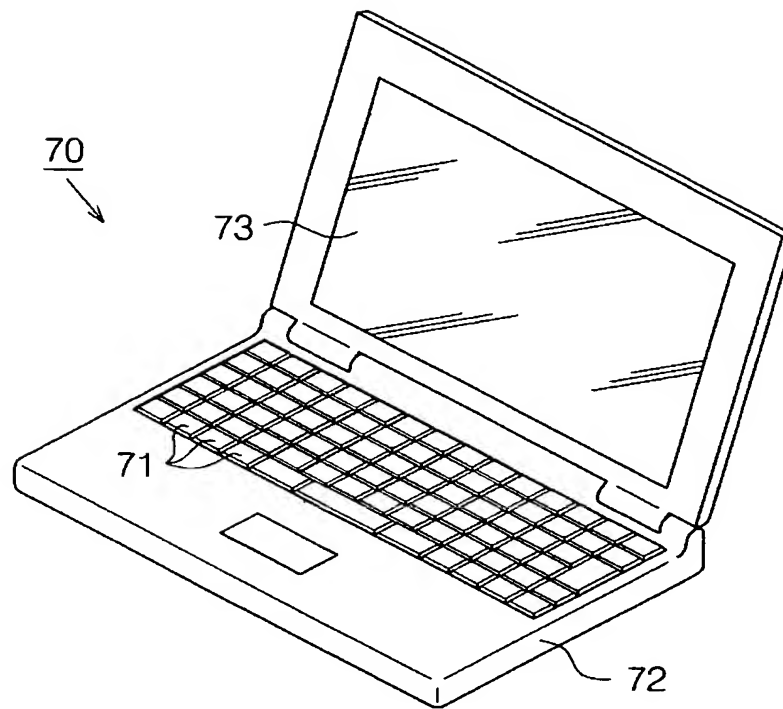


【図 5】





【図 6】



【書類名】 要約書

【要約】

【課題】 トランジスタの閾値電圧のばらつきを抑制しつつ使用するトランジスタの数を低減することができる電子回路、電子回路の駆動方法、電子装置、電気光学装置、電気光学装置の駆動方法及び電子機器を提供する。

【解決手段】 駆動用トランジスタ $Q_d$ 、第1のスイッチング用トランジスタ $Q_{s1}$ 、第2のスイッチング用トランジスタ $Q_{s2}$ 、保持用キャパシタ $C_o$ 及び有機EL素子21で画素回路20を構成した。そして、前記有機EL素子21の第2の電極E2と電位制御線 $L_o$ を介して接続され、前記第2の電極E2の電位を駆動電圧 $V_{dd}$ または陰極電圧 $V_o$ に設定する制御回路TSを表示パネル部上にマトリクス状に配設された画素回路20のうち、最も右側の列方向に沿って配設された画素回路20と、前記第1及び第2の電圧供給線 $L_a$ 、 $L_b$ との間に配置形成した。

【選択図】 図3

特 願 2 0 0 2 - 2 9 1 1 4 5

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 2 3 6 9 ]

1. 変更年月日	1 9 9 0 年 8 月 2 0 日
[変更理由]	新規登録
住 所	東京都新宿区西新宿2丁目4番1号
氏 名	セイコーエプソン株式会社